



PLANO DE ENSINO

1. IDENTIFICAÇÃO

Componente Curricular:	ELETRÔNICA ANALÓGICA I						
Unidade Ofertante:	FACULDADE DE ENGENHARIA ELÉTRICA						
Código:	FEELT36403	Período/Série:	4º PERIODO		Turma:	U	
Carga Horária:					Natureza:		
Teórica:	60	Prática:	00	Total:	60	Obrigatória: (X)	Optativa: ()
Professor(A):	GUILHERME LOPES DE FIGUEIREDO BRANDÃO					Ano/Semestre:	2025/2
Observações:							

2. EMENTA

Diodos, Transistores bipolares de junção, Análise C.A. dos transistores bipolares de junção, Transistores de efeito de campo e polarização, Amplificadores com FET e Resposta em frequência de circuitos transistorizados.

3. JUSTIFICATIVA

Os assuntos abordados são necessários para que o aluno desenvolva conhecimentos e habilidades em circuitos eletrônicos, os quais serão aplicados no projeto de fontes de tensão, polarização DC de transistores bipolares e de efeito de campo, bem como no projeto de amplificadores de pequenos sinais e grandes sinais. Tais conhecimentos fornecem o alicerce para projeto de circuitos integrados e também são base para outras disciplinas deste curso de engenharia, como por exemplo: Eletrônica para Radiofrequência, Eletrônica Analógica II e Eletrônica Digital.

4. OBJETIVO

Ao final da disciplina o estudante será capaz de:

1. Analisar a operação de circuitos que utilizam transistores bipolares e de efeito de campo;
2. Projetar circuitos amplificadores de tensão usando transistores;
3. Analisar os efeitos da frequência em circuitos transistorizados.

Entre as competências a serem desenvolvidas no estudante destacam-se:

1. Formular, de maneira ampla e sistêmica, questões de engenharia, considerando o usuário e seu contexto, concebendo soluções criativas, bem como o uso de técnicas adequadas;
2. Ser capaz de modelar os fenômenos, os sistemas físicos e químicos, utilizando as ferramentas matemáticas, estatísticas, computacionais e de simulação, entre outras;
3. Prever os resultados dos sistemas por meio dos modelos;
4. Conceber experimentos que gerem resultados reais para o comportamento dos fenômenos e sistemas em estudo;
5. Verificar e validar os modelos por meio de técnicas adequadas;

6. Ser capaz de conceber e projetar soluções criativas, desejáveis e viáveis, técnica e economicamente, nos contextos em que serão aplicadas;
7. Projetar e determinar os parâmetros construtivos e operacionais para as soluções de Engenharia;
8. Ser capaz de expressar-se adequadamente, seja na língua pátria ou em idioma diferente do Português, inclusive por meio do uso consistente das tecnologias digitais de informação e comunicação (TDICs), mantendo-se sempre atualizado em termos de métodos e tecnologias disponíveis;
9. Ser capaz de assumir atitude investigativa e autônoma, com vistas à aprendizagem contínua, à produção de novos conhecimentos e ao desenvolvimento de novas tecnologias;
10. Aprender a aprender.

5. PROGRAMA

1. Diodos

- 1.1 Física dos semicondutores e junção PN dos diodos
- 1.2 Componentes de correntes em um diodo
- 1.3 Característica Volt-Ampére
- 1.4 Resistência do diodo
- 1.5 Tempos de chaveamento do diodo
- 1.6 Tipos de diodos
- 1.7 O diodo como elemento de circuito
- 1.8 Conceito de reta de carga
- 1.9 Circuitos ceifadores
- 1.10 Circuitos grampeadores
- 1.11 Comparadores
- 1.12 Retificadores
- 1.13 Circuitos dobradores de tensão

2. Transistores bipolares de junção

- 2.1 Transistor de junção
- 2.2 Correntes em um transistor
- 2.3 Transistor como amplificador
- 2.4 Configuração em base comum
- 2.5 Configuração em emissor comum
- 2.6 Configuração em coletor comum
- 2.7 Região de corte e de saturação em um transistor
- 2.8 Ganho de corrente
- 2.9 Folhas de dados do transistor
- 2.10 Polarização C.C.
 - 2.10.1 - Polarização da base
 - 2.10.2 - Polarização com realimentação do emissor
 - 2.10.3 - Polarização com realimentação do coletor
 - 2.10.4 - Polarização por divisor de tensão resistivo
 - 2.10.5 - Polarização do emissor

2.10.6 - Estabilização de polarização

3. Análise C.A. dos transistores bipolares de junção

3.1. Amplificação no domínio CA e transferência de potência CC para CA

3.2. Modelagem do transistor bipolar

3.3. Modelo r_e e π do transistor

3.4. Configuração emissor-comum com polarização fixa

3.5. Polarização por divisor de tensão

3.6. Configuração de seguidor de emissor

3.7. Configuração de base-comum

3.8. Configuração com realimentação do coletor

3.9. Efeitos de cargas

3.10. Conexão Darlington

3.11. Determinação do ganho de corrente

3.12. Configuração em cascata

3.13. Simulação por computador de circuitos transistorizados

4. Transistores de efeito de campo e polarização

4.1. Características e curvas do FET

4.2. MOSFET (depleção e intensificação) e JFET

4.3. Dispositivos de quatro terminais

4.4. Configuração com polarização fixa

4.5. Polarização por divisor de tensão

4.6. Efeitos de cargas

4.7. Configuração em cascata

4.8. Circuitos utilizando FET e aplicações práticas

4.9. Projeto

5. Amplificadores com FET

5.1. Modelo JFET para pequenos sinais

5.2. Configuração com polarização fixa

5.3. Configuração com polarização por divisor de tensão

5.4. MOSFETs tipo depleção e intensificação

5.5. Configuração com divisor de tensão para o MOSFET

5.6. Projeto de circuitos amplificadores com FET

5.7. Efeitos de cargas

5.8. Configuração em cascata

6. Resposta em frequência de circuitos transistorizados

6.1. Resposta em baixas frequências usando amplificação com transistores bipolares

6.2. Resposta em baixas frequências usando amplificação com transistores FET

6.3. Resposta em altas frequências usando amplificação com transistores bipolares

6.4. Resposta em altas frequências usando amplificação com transistores FET

6. METODOLOGIA

- **Organização geral e dinâmica da disciplina**

A disciplina utilizará a plataforma **Microsoft Teams** e demais aplicativos da suíte **Microsoft Office 365** como sala de aula virtual; para disponibilização de materiais pelo professor (e.g.: plano de ensino, notas, slides, listas de exercícios, vídeos etc.) e para envio de relatórios e outras atividades avaliativas por parte dos discentes. A inscrição na equipe da disciplina (ambiente de sala de aula virtual), no Teams, **é obrigatória** e deve ser realizada antes do início das aulas, preferencialmente.

Nome da disciplina (equipe): 2025/2 - Eletrônica Analógica I - [grupo.ufu.br]

Link da disciplina (equipe):

<https://teams.microsoft.com/l/team/19%3AzOBiNqynqQo1WkrOhj7n9nPC9Nkj6KY1r0LW1sZcHA01%40thread.tacv2/conversations?groupId=983e126a-864d-45b0-b120-db9392043886&tenantId=cd5e6d23-cb99-4189-88ab-1a9021a0c451>

Para avisos emergenciais e comunicação em geral entre discentes e docente, será utilizada a própria sala virtual da disciplina. Portanto, **é imperativo** que os discentes também instalem o **MS-Teams** em seus respectivos celulares e computadores.

- **Atendimento**

O atendimento aos alunos da disciplina será realizado apenas de forma presencial, na sala do docente (localizada no bloco Alfa, 3º andar, sala 301), de acordo com o seguinte planejamento: segundas-feiras entre 16h e 17h, ou outro dia (presencialmente) desde que previamente agendado com o professor. Não será realizado atendimento de dúvidas sobre o conteúdo de forma remota.

- **Direitos Autorais**

Todo o material produzido e divulgado pelo docente, como vídeos, textos, arquivos de voz etc., está protegido pela Lei de Direitos Autorais, a saber, a lei nº 9.610, de 19 de fevereiro de 1998, pela qual fica vetado o uso indevido e a reprodução não autorizada de material autoral por terceiros. Os responsáveis pela reprodução ou uso indevido do material de autoria dos(as) docentes ficam sujeitos às sanções administrativas e as dispostas na Lei de Direitos Autorais.

- **Conteúdo Programático para Atividades Teóricas Presenciais**

As aulas teóricas serão realizadas às segundas-feiras (das 08h50min às 10h40min) e sextas-feiras (das 08h50min às 10h40min), no Bloco G "Unipam", sala 204.

Aula	Data	Conteúdo Teórico
1-2	20/10/2025	Apresentação da Disciplina (plano de ensino): Conteúdo programático, Método de avaliação, Datas das provas e bibliografia.
3-4	24/10/2025	Física de semicondutores para o diodo; Junção PN; portadores majoritários e minoritários; região de depleção;
5-6	31/10/2025	Diodo: polarização e características elétricas do diodo; característica Volt-Ampére; resistência de corpo da junção PN; tempo de chaveamento;
7-8	03/11/2025	Diodo: análise CC, reta de carga, modelos ideal e queda de tensão constante. Diodos série e paralelo.
9-10	07/11/2025	Diodo: análise CA - retificadores de meia onda e de onda completa;
11-12	10/11/2025	Diodo: análise CA - circuitos ceifadores e grampeadores;
13-14	14/11/2025	Diodo: circuitos dobradores e multiplicadores de tensão; Circuitos com diodo Zener

15-16	17/11/2025	Diodo: aula de exercícios de revisão
17-18	21/11/2025	Prova P1 (Avaliação parcial, dissertativa, individual)
19-21	21/11/2025	AAE1 - Lista de Exercícios 01;
22-23	24/11/2025	TBJ (Transistor Bipolar de Junção): fabricação; estrutura; efeitos físicos; polarização; característica Volt-Ampére;
24-25	28/11/2025	TBJ (análise CC): configurações básicas, curvas de resposta e regiões de operação;
26-27	01/12/2025	TBJ (análise CC): limites de operação, ponto de operação e circuito de polarização.
28-29	05/12/2025	TBJ (análise CC): corrente de saturação, análise por reta de carga e circuito de polarização de emissor.
30-31	08/12/2025	TBJ (análise CC): circuitos de polarização por divisor de tensão e realimentação de coletor.
32-33	12/12/2025	TBJ (análise CC): circuitos de polarização por seguidor de emissor e base comum.
34-35	15/12/2025	TBJ (análise CC): aula de exercícios de revisão;
36-37	19/12/2025	Prova P2 (Avaliação parcial, dissertativa, individual)
38-40	19/12/2025	AAE2 - Lista de Exercícios 02;
-	21/12/2025 a 31/01/2026	Recesso
41-42	02/02/2026	TBJ (análise CA): circuitos equivalentes e modelo re para análise CA;
43-44	06/02/2026	TBJ (análise CA): circuitos de polarização fixa, divisor de tensão e polarização de emissor (sem desvio).
45-46	09/02/2026	TBJ (análise CA): circuitos de polarização de emissor (com desvio) e seguidor de emissor.
47-48	13/02/2026	TBJ (análise CA): circuitos de polarização por realimentação de coletor e efeitos de carga e fonte;
49-50	20/02/2026	TBJ (análise CA): aula de exercícios de revisão;
51-52	23/02/2026	Prova P3 (Avaliação parcial, dissertativa, individual)

53-55	23/02/2026	AAE3 - Lista de Exercícios 03;
56-57	27/02/2026	FET (Field Effect Transistor): fabricação; estrutura; efeitos físicos; polarização; característica Volt-Ampère; regiões de operação (corte, saturação e triodo);
58-59	02/03/2026	FET (análise CC): análise CC de circuitos com FET;
60-61	06/03/2026	FET (análise CA): pontos de operação, operação como amplificador, circuitos de polarização com VG fixo e RS e com realimentação de dreno.
62-63	09/03/2026	FET (análise CA): análise de pequenos sinais utilizando modelo pi-híbrido, amplificadores com FET;
64-65	13/03/2026	FET: aula de exercícios de revisão;
66-67	16/03/2026	Prova P4 (Avaliação parcial, dissertativa, individual)
68-70	16/03/2026	AAE4 - Lista de Exercícios 04;
71-72	20/03/2026	Prova de Recuperação (Avaliação parcial, dissertativa, individual)

• **Conteúdo Programático para as atividades acadêmicas extras (AAE):**

Aula	Data	Teoria	Conteúdo - Atividades Acadêmicas Extras (AAE)
1-3	21/11/2025	T	AAE1 - Lista de exercícios 01;
4-6	19/12/2025	T	AAE2 - Lista de exercícios 02;
7-9	23/02/2026	T	AAE3 - Lista de exercícios 03;
10-12	16/03/2026	T	AAE4 - Lista de exercícios 04;

	Teórica
C.H Presencial Total	60
C.H. Atividade Acadêmicas Extras Total	12
C.H. Total da disciplina	72

* OBS: as cargas horárias estão em horas-aula.

7. AVALIAÇÃO

- **Aproveitamento**

O(a) discente necessita obter, no mínimo, uma Nota Parcial (NP) de 60 pontos, dentre 100, para obter aproveitamento na disciplina. Nesta situação, o discente será considerado aprovado e sua nota NP será lançada no sistema acadêmico de registro de resultados.

A avaliação de desempenho dos discentes será feita pela apresentação de listas de exercício referente às atividades AAE (que podem solicitar simulações) e pela realização de provas presenciais (dissertativas e individuais). O cronograma de atividades avaliativas e a distribuição da pontuação é apresentada abaixo:

DATA	ATIVIDADE AVALIATIVA	PONTUAÇÃO
21/11/2025	Prova P1	20
19/12/2025	Prova P2	20
23/02/2026	Prova P3	20
16/03/2026	Prova P4	20
21/11/2025	AAE1	05
19/12/2025	AAE2	05
23/02/2026	AAE3	05
16/03/2026	AAE4	05
Nota Parcial (NP):		Total = 100 pontos

Os resultados das avaliações serão divulgados no Teams, sendo que as notas serão apresentadas pelos números de matrícula dos alunos. A divulgação das notas deve acontecer em até 15 dias úteis após a sua realização e a vista de prova será marcada com os alunos, a partir da data de divulgação das notas, respeitando-se o prazo de no máximo 5 dias úteis, como previsto na Resolução do CONGRAD (Nº46/2022).

- **Frequência**

A frequência será aferida pela presença na aula (chamada oral). E em relação às atividades AAE, pela entrega das respectivas atividades. O quantitativo de faltas nas atividades AAE correspondem ao valor de 01(uma) hora-aula nas tabelas de Conteúdo Programático. Caso o discente não obtenha o mínimo de 75% de presença, ocorrerá a reprovação por faltas, ou seja, não obterá aproveitamento na disciplina perante o sistema acadêmico.

- **Recuperação / Exame (atividade avaliativa de recuperação de aprendizagem)**

É necessário ter no mínimo 75% de presença para ter direito a realizar a prova de recuperação e, adicionalmente, esta prova somente será aplicada para o aluno que não atingiu 60 pontos na Nota Parcial (NP). Conforme Resolução CONGRAD nº 46/2022, Art.140.

O exame ou a atividade de recuperação (**REC**) consistirá em uma prova escrita no valor de 100 pontos, presencial e individual. Esta prova irá contemplar todo o conteúdo da disciplina ministrado ao longo do período letivo. Será permitida a utilização de 1 folha de consulta (frente/verso) e apenas o uso de calculadoras científicas. Calculadoras gráficas e celulares deverão ser desligados durante a avaliação. Não haverá nenhum tipo de correção parcial de questões na recuperação. A recuperação não terá nenhuma questão que utilize simulação.

Considerando a **Nota Parcial (NP)** como a nota obtida no período letivo antes da recuperação e a **Recuperação (REC)** como acima descrita, a **Nota Final de Recuperação (NF)** será dada pela seguinte maneira:

$$NF = (NP \cdot 0,6) + (REC \cdot 0,4)$$

O discente em recuperação será aprovado na disciplina caso obtenha uma Nota Final de Recuperação **maior ou igual a 60 (NF ≥ 60 pontos)**. Observação: A nota final de aproveitamento do discente em recuperação, para efeito de lançamento no sistema acadêmico de registro de resultados, ficará limitada a 60 pontos, mesmo que a sua NF supere este valor.

8. BIBLIOGRAFIA

Básica

1. BOGART, J. **Dispositivos e circuito eletrônicos**. 3 ed. São Paulo: Pearson, 2001. 2v.
2. BOYLESTAD, R.; NASHELSKY, L. **Dispositivos Eletrônicos e Teoria de Circuitos**. São Paulo: Pearson Education do Brasil, 2013.
3. SEDRA, A. S.; SMITH, K. C. **Microeletrônica**. São Paulo: Prentice Hall, 2007.

Complementar

1. BELL, D. **Fundamentals of Electronic Devices and Circuits**. Oxford; New York: Oxford University Press, 2008.
2. FLOYD, Thomas L. **Electronics fundamentals: circuits, devices, and applications**. 8th ed. Upper Saddle River: Prentice Hall, 2010.
3. MALVINO, A. P. **Eletrônica**. Porto Alegre: McGraw-Hill, 2007. 2v.
4. TOOLEY, M. **Circuitos eletrônicos: fundamentos e aplicações**. Rio de Janeiro: Elsevier, 2007.
5. TURNER, L. W. **Circuitos e dispositivos eletrônicos: semicondutores, optoeletrônica, microeletrônica**. São Paulo: Hemus, c2004.

9. APROVAÇÃO

Aprovado em reunião do Colegiado conforme Decisão Administrativa do Colegiado anexada ao processo referenciado.

Coordenação do Curso de Graduação: _____



Documento assinado eletronicamente por **Guilherme Lopes de Figueiredo Brandão, Professor(a) do Magistério Superior**, em 12/11/2025, às 16:29, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Daniel Costa Ramos, Coordenador(a)**, em 02/12/2025, às 10:11, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código verificador **6666186** e o código CRC **D32B3901**.