



UNIVERSIDADE FEDERAL DE UBERLÂNDIA



FICHA DE COMPONENTE CURRICULAR

CÓDIGO:	COMPONENTE CURRICULAR: SISTEMAS EMBARCADOS I	
UNIDADE ACADÊMICA OFERTANTE: FACULDADE DE ENGENHARIA ELÉTRICA		SIGLA: FEELT
CH TOTAL TEÓRICA: 45 horas	CH TOTAL PRÁTICA: 60 horas	CH TOTAL: 105 horas

1. **OBJETIVOS**

Objetivo Geral:

Integrar os conceitos apresentados em diversas disciplinas da Engenharia Elétrica através do estudo e implementação de hardware e firmware de dispositivos industriais.

Objetivos Específicos:

1. Conhecimento detalhado dos principais protocolos de comunicação digital (UART, I2C, SPI)
2. Uso eficiente da linguagem C no desenvolvimento de firmware
3. Uso e desenvolvimento de hardware e firmware com o emprego de microcontroladores Cortex M4F STM32F407
4. Implementação de paradigmas diversos de firmware (voltado a interrupções, RTOS, super loop)
5. Criação de estruturas de dados eficientes para uso em sistema embarcados
6. Estratégias para criação de código portátil (encapsulamento, ponteiros opacos, abstração de hardware)
7. Criação de testes automatizados

8. Projeto de hardware microprocessado.

2. **EMENTA**

Desenvolvimento de sistemas embarcados microcontrolados. Visão sistêmica do processo de desenvolvimento de hardware e firmware; Técnicas de codificação eficiente; Estudo da arquitetura de um microcontrolador; Estratégias de criação de firmware; Portabilidade.

3. **PROGRAMA**

Observação:

Esta disciplina apresenta 45 horas de carga horária teórica, sendo que 30 horas são presenciais e 15 horas de estudo à distância.

PROGRAMA PRESENCIAL (30 horas)

1. Introdução ao mercado de sistemas embarcados. Possibilidades de inovação e emprego da tecnologia embarcada
2. Arquitetura de computadores
 - 2.1. Paradigmas RISC e CISC
 - 2.2. Stack pointer, program counter e registros de status
 - 2.3. Modos de endereçamento
 - 2.4. Vetores e tratamento de interrupções
 - 2.5. Dispositivos de memória. Terminologia de memória; Princípios de operação da memória; Memória utilizadas em sistemas embarcados (DRAM, SRAM, ROM, Flash, EEPROM, FRAM)
3. Ferramentas de desenvolvimento (toolchains)
 - 3.1. Ferramentas do toolchain GNU (ar, as, gcc, ld, strip, nm, strings)

- 3.2. Arquivos de linker e de partida
- 3.3. Uso de IDEs para desenvolvimento e uso de linha de comando
- 3.4. Bibliotecas C e código de partida para sistemas embarcados
- 4. Ferramentas de desenvolvimento ST Microelectronics
 - 4.1. Configuração de pinos/funções no CubeMX. Geração de código
 - 4.2. Compilação e depuração no System Workbench
- 5. Arquitetura ARM Cortex M3 e M4
 - 5.1. Família Cortex M. Conjunto de instruções Cortex M
 - 5.2. Arquitetura Cortex M. Registradores comuns do Cortex M. Estados e modos de operação do processador. Inicialização do processador
 - 5.3. Registros especiais (Control Register, Program Status Register, System Control Block)
 - 5.4. Exceções e interrupções no Cortex M. Controle de interrupções. Prioridades. Entrada e saída de modo interrompido. Contextos de interrupção. Contexto de interrupção com ponto flutuante. Latência de interrupções
 - 5.5. Mapa de memória
 - 5.6. Barramentos e DMA
 - 5.7. Acessos alinhados e não alinhados. Operações atômicas de acesso a bits. (bit-band)
 - 5.8. Modos de baixo consumo
 - 5.9. Proteção de memória
- 6. Microcontrolador STM32F407
 - 6.1. Introdução ao controlador STM32F407. Visão geral
 - 6.2. GPIO no STM32, conceitos de portas e pinos
 - 6.3. Uso por pooling para entrada e saída
 - 6.4. Interrupções no STM32
 - 6.5. Teoria geral sobre UART. UART no STM32F407. Registros relacionados à UART no STM32. Uso com interrupções. UART com buffer circular
 - 6.6. Conceitos gerais de timers e PWM. Timers e PWM no STM32F407
 - 6.7. RS485 no STM32. Uso de transceiver RS485
 - 6.8. Conceitos gerais de conversores analógicos digitais (características, tipos de ADC e seus princípios de funcionamento, circuitos sampling and holding e multiplexação)

- 6.9. ADC no STM32 (pooling, interrupção e cíclico via DMA)
- 6.10. Conceitos gerais do protocolo SPI. Protocolo SPI no STM32
- 6.11. Conceitos gerais do protocolo I2C. Protocolo I2C no STM32
- 6.12. Conceitos gerais de conversores digitais analógicos (características, tipos de DAC e seus princípios de funcionamento, filtros de reconstrução)
- 6.13. Conversor DAC no STM32
- 7. Estratégias de construção de firmware
 - 7.1. Super loop
 - 7.2. Voltado a interrupções
 - 7.3. Máquinas de estados
 - 7.4. Co-rotinas
 - 7.5. Visão geral de um RTOS (Sistema operacional de tempo real). RTOS FreeRTOS e CMSIS RTOS. Criação de tarefas. Objetos de sincronização (semáforos, mutexes). Criação de seções críticas. Prioridades e regras de escalonamento. Pools de memória
- 8. Estrutura de dados para sistemas embarcados
 - 8.1. Buffer circular
 - 8.2. Filas produtor/consumidor com e sem cópia
 - 8.3. Pools de memória
- 9. Engenharia de Software.
 - 9.1. Sistemas de controle de versão centralizados e distribuídos. Controle de versão distribuído com mercurial
 - 9.2. Conceitos de portabilidade de código. Estratégias de portabilidade. Serialização de dados e padding de estruturas. Uso de tipos de dados padronizados. Técnicas de abstração de hardware
 - 9.3. TDD (Test Driven Development)
 - 9.4. MISRA C

PROGRAMA À DISTÂNCIA (15 horas)

- 1. Famílias lógicas TTL e CMOS
 - 1.1. Tensões e correntes de entrada e saída

- 1.2. Fan-in Fan-out
- 1.3. Atrasos de propagação e frequência máxima de operação
- 1.4. Características e tipos de portas digitais (coletor/dreno aberto, tri-state e totem-pole)
- 1.5. Interfaceamento entre famílias lógicas
- 1.6. Cuidados adicionais no uso de pinos CMOS não utilizadas
2. Reguladores de tensão
3. Desacoplamento
4. CAD para projeto eletrônico
 - 4.1. Visão geral do uso de ferramenta CAD
 - 4.2. Esquemáticos
 - 4.3. Biblioteca de componentes
 - 4.4. Netlist e lista de materiais
 - 4.5. Projeto da placa de circuito impresso
 - 4.6. Criação de footprints
 - 4.7. Geração de arquivos de fabricação
5. Projeto de hardware com controladores STM32
 - 5.1. Escolha do controlador e mapeamento dos pinos
 - 5.2. Alimentação (digital e analógica)
 - 5.3. Desacoplamento
 - 5.4. Relógios (clocks)
 - 5.5. Roteamento de linhas especiais
 - 5.6. Interligação com periféricos diversos
6. Montagem e depuração de placas eletrônicas

4. **BIBLIOGRAFIA BÁSICA**

1. TOCCI, Ronald J. Sistemas digitais: princípios e aplicações. 11. ed. São Paulo: Pearson Education do Brasil, c2011. xx, 817 p., il. ISBN 9788576059226 (broch.).
2. TANENBAUM, Andrew S. Organização estruturada de computadores. São Paulo: Pearson, c2013. 605 p., il. ISBN 9788581435398.
3. PRESSMAN, Roger S. Engenharia de software: uma abordagem profissional. 8. ed. Porto Alegre: McGraw-Hill, 2016. ISBN 9788580555349.

5. BIBLIOGRAFIA COMPLEMENTAR

1. EMBEDDED Systems: new approaches to their formal description and design : an advanced course, Zurich, Switzerland, march 5-7, 1986. Berlin: Springer, c1987. iv, 207p., il. (Lecture notes in computer science, 284). ISBN 354018581X (broch.).
2. BACKES, André. Linguagem C: completa e descomplicada. Rio de Janeiro: Elsevier, 2013. 371 p., il. ISBN 9788535268553.
3. SOUSA, Daniel Rodrigues de. Microcontroladores ARM7: (Philips - Família LPC213x) : o poder dos 32 bits : teoria e prática. São Paulo: Érica, 2006. 278 p., il. Inclui bibliografia e índice. ISBN 9788536501208 (broch.).
4. LI, Qing. Real-time concepts for embedded systems. San Francisco: CMP Books, 2003. xii, 294 p., ill., 24 cm. Includes bibliographical references (p. 281-283) and index. ISBN 1578201241 (alk. paper).
5. OLIVEIRA, André Schneider de. Sistemas embarcados: hardware e firmware na prática. São Paulo: Érica, 2006. 316 p., il. Inclui bibliografia e índice. ISBN 8536501057 (broch.).

6. APROVAÇÃO

Adriano de Oliveira Andrade

Sérgio Ferreira de Paula Silva

Coordenador(a) do Curso de Graduação em Engenharia Biomédica Diretor(a) da Faculdade de Engenharia Elétrica



Documento assinado eletronicamente por **Adriano de Oliveira Andrade, Coordenador(a)**, em 09/04/2019, às 12:27, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Sergio Ferreira de Paula Silva, Diretor(a)**, em 10/04/2019, às 11:00, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).

A autenticidade deste documento pode ser conferida no site https://www.sei.ufu.br/sei/controlador_externo.php?



[acao=documento_conferir&id_orgao_acesso_externo=0](#), informando o código verificador **1141407** e o código CRC **735024E2**.

Referência: Processo nº 23117.028073/2019-72

SEI nº 1141407